

Skipper使い放題キャンペーン

- この度、Xloud社は「高速レイアウトビューワSkipper」をもっと知っていただくため、無料使い放題キャンペーンを実施することとなりました！！

- 実施期間

2021年8月1日 ～ 2021年9月30日

- 内容

EoXユーザの方は、上記期間中Skipper全機能を無料でご使用いただけます。

手続き等は特に必要ございません。

ライセンスレポートには課金額が表示されますが、8月分、9月分の請求額から該当金額を差し引かせていただきます。

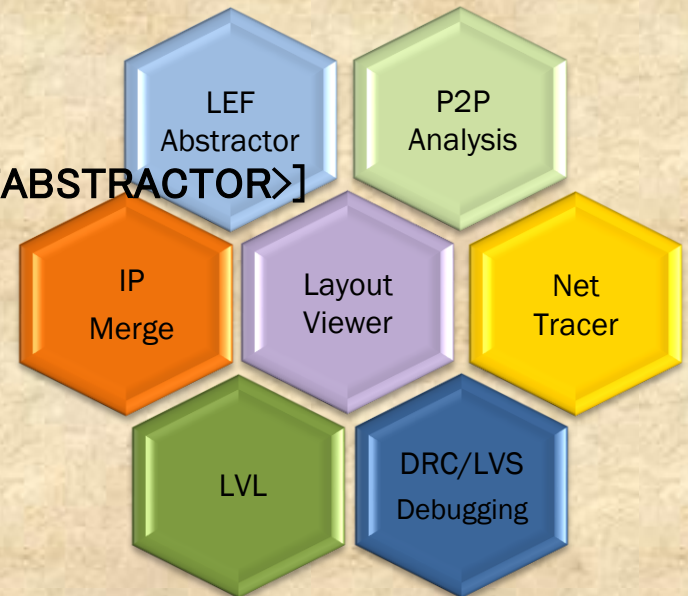
なお、キャンペーン後にツールのご感想をお聞かせいただけると幸いです。

- Skipperとは

[こちらのページ](#)をご覧ください。

Skipperとは

- 高速レイアウトビューワ Skipper(スキッパー)は、単なるビューワに留まらない、多機能で使いやすいチップフィニッシング・プラットフォームです。
テープアウト作業の効率を高めるだけでなく、問題点の解析や検証、新たな設計データの生成等に役立つ各種機能が搭載されています。
Skipperの主な機能は以下の通りです。
(□内は、[ツール名<ライセンス名>]を表します)
- レイアウトエディタ/ビューワ [Skipper Editor<SKI_EDITOR>/Skipper Viewer<SKI_VIEWER>]
 - 三つのモードの高速なレイアウトデータ読み込み
 - 様々な編集/表示機能
- IPマージ [Skipper IPMerge<SKI_IPM>]
- ネット/ショートトレース [Skipper Trace<SKI_HTRACE>]
- アンテナパラメータ付きLEF生成 [Skipper LEFAbtractor<SKI_LEFABTRACTOR>]
- LVL [Skipper LVL<FLASHLVL>]
- 信頼性解析 [Skipper ANA<SKI_ANALYSIS>]
- DRC/LVSデバッグ
- FIBデータ処理 [Skipper FIB<SKI_FIB>]
- 3Dビューワ [Skipper 3D<SKI_3D>]
- 電子サイン/電子透かし [Skipper Watermark<SKI_WMARK>]
- MEBES/JDVビューワ [Skipper JDV<SKI_MEBES>]
- ESDビューワ [Skipper ESD<SKI_ESDVIEWER>]

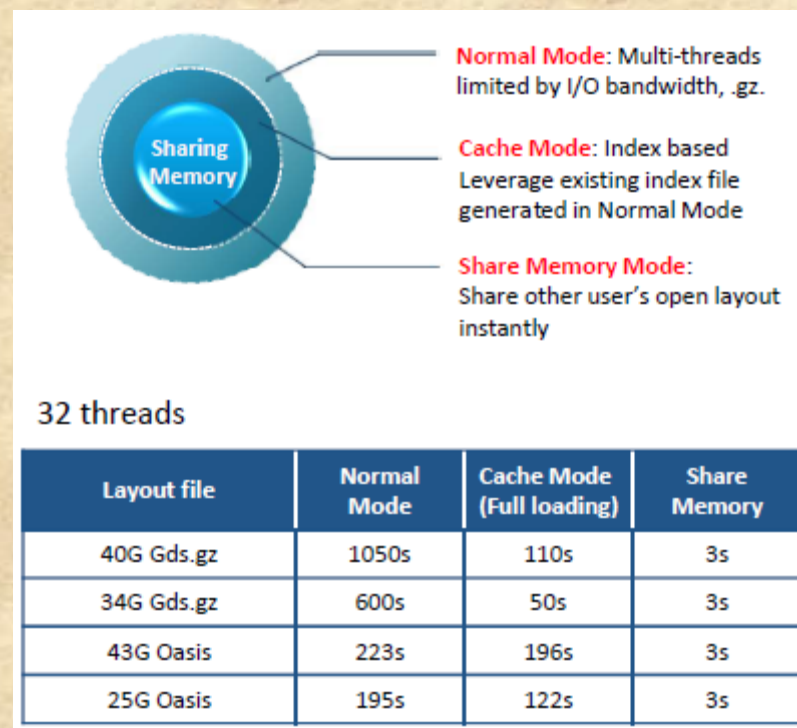


高速なレイアウトデータ読み込み

[Skipper Editor<SKI_EDITOR>]
[Skipper Viewer<SKI_VIEWER>]

- 三つのモードの高速なレイアウトデータ読み込み機能を提供します。これにより、大規模レイアウトを短時間で表示できるだけでなく、複数人での共同作業にも有効です。

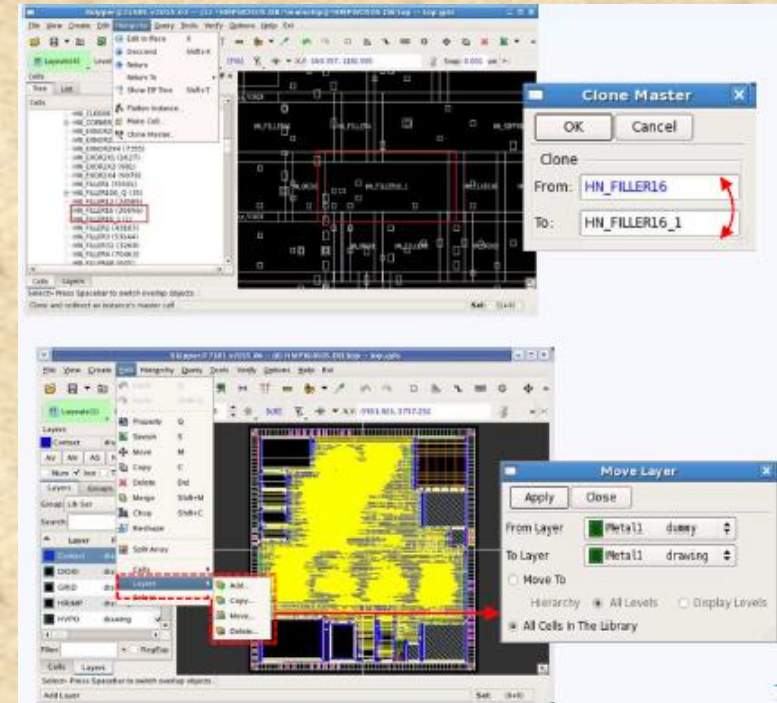
- ノーマルモード：
並列処理により、高速にレイアウトデータを読み込んで表示します。
- キャッシュモード：(2020.06～)
インデックスファイルにより、二回目以降のレイアウト表示を高速化(～10倍)します。
インデックスファイルは、初回のノーマルモードで自動生成されます。
- シェアメモリモード：
他のユーザが既にかいているレイアウトデータのメモリ領域を共有して、超高速(～10秒)かつ省メモリでレイアウトを表示します。
read権/write権を適切にコントロールします。



レイアウト編集/表示

[Skipper Editor<SKI_EDITOR>
[Skipper Viewer<SKI_VIEWER>

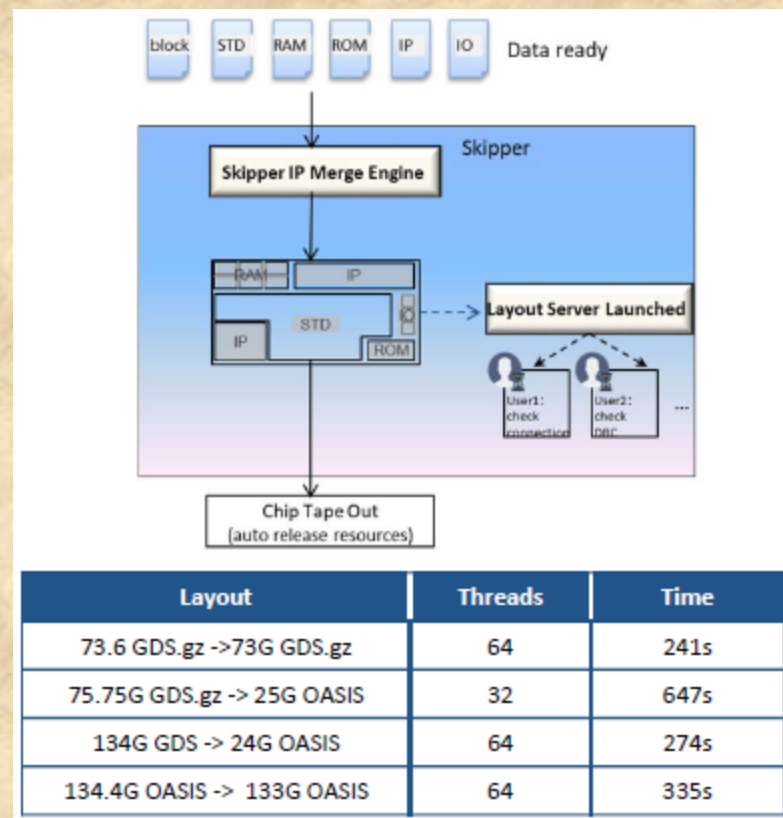
- 階層的なレイアウト編集/表示が可能です。
 - 周囲のレイアウトを見ながら下位階層のセルを編集可能
 - 特定のインスタンスを別のマスターにクローン化したり、選択したオブジェクトを新規セル化可能
 - 特定の領域を切り出して別ファイルに保存可能
- 様々なバッチ処理が可能です。
 - ロード/セーブ時の一括レイヤマッピング
 - 全セル対象のレイヤmove/copy/delete
 - 全セル対象のレイヤ図形演算
[Skipper MGR<SKI_MGR>]
 - 全セル対象のテキストラベル編集



- 並列処理により、各種IPを短時間でマージします。
これにより、テープアウト作業時間を短縮できます。

- GDS/OASIS混在可能
- 1000個のインスタンスを10分で100GBのOASISデータにマージ(@64スレッド)
- レイアウトサーバモードにより、マージされたレイアウトに複数ユーザが高速アクセス可能。複数人でのレビュー/チェックに効果的
[Skipper Layoutserver<SKI_LSERVER>]

- バージョン管理のため、独自情報をGDSに付加可能



ネット/ショートトレース

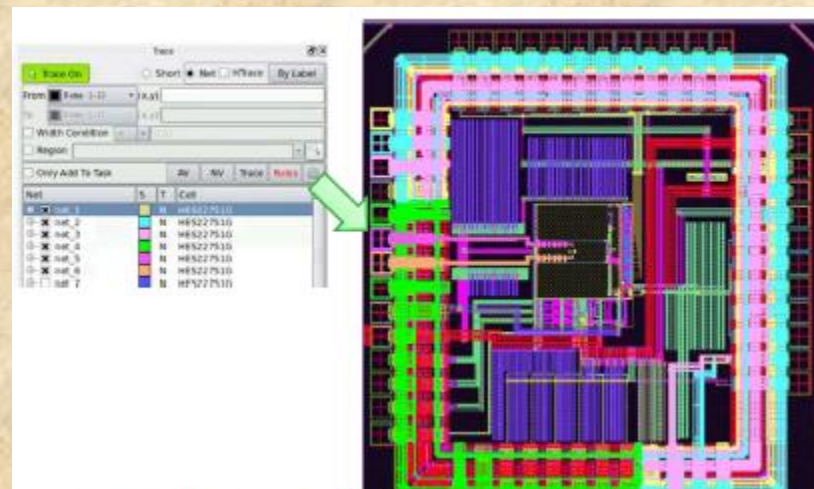
[Skipper Trace<SKI_HTRACE>]

- 並列処理により、様々な条件でネットを高速にトレースします。これにより、レイアウトの解析作業が容易になります。

- 電源グランドネットの解析にも使用できる高速トレースエンジン
- 先端プロセスのダブルパターニング、トリムレイヤ、ダイレクトコネクションをサポート
- 配線幅を条件としたトレースが可能
- ビア領域の面積占有率をチェック可能

- 素早くショート箇所をトレースします。

- 迅速な短絡箇所の発見
- 一度のトレースで、信号線と電源グランド間の全ての短絡箇所を探索



Case study: 48 core cpu, 256G memory, 16 threads

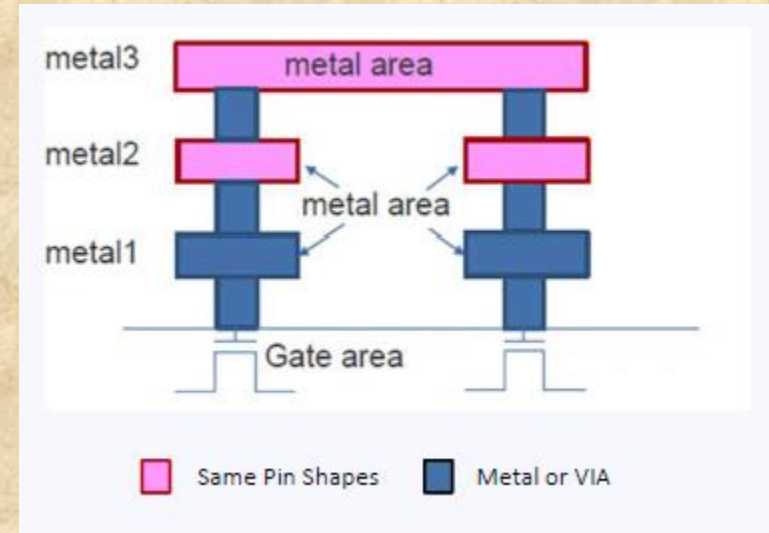
Case (GDS size)	Net	Trace time (s)
Case1(416M)	VDD	45
	PAD_GND(ring)	29
Case2(6.9G)	VDD_CORE(mesh)	382
	PAD_GND_CORE(mesh)	400
Case3(7.1G) no device	VSS(to M1)	184
Case4(220G)	VSS (M1~M10)	3000

アンテナパラメータ付きLEF生成

[Skipper LEFExtractor<SKI_LEFABTRACTOR>]

■ レイアウトデータから高速にアンテナパラメータ付きLEFを生成します。これにより、IP内までアンテナ効果を考慮したP&Rを実行できます。

- パワフルなトレースエンジンにより、7nm/3000ピンのレイアウトでも3時間未満でLEF生成
- アンテナパラメータを抽出可能
- ダブルパターニング、トリムレイヤを含む28/16/12/10/7nmプロセスに対応
- マルチスレッド対応



Case	Layout Size	Pin No.	Time (sec.)
7nm case1	4.5 G	2630	8600
7nm case2	2.1 G	1380	3704
16nm	0.5 G	521	40

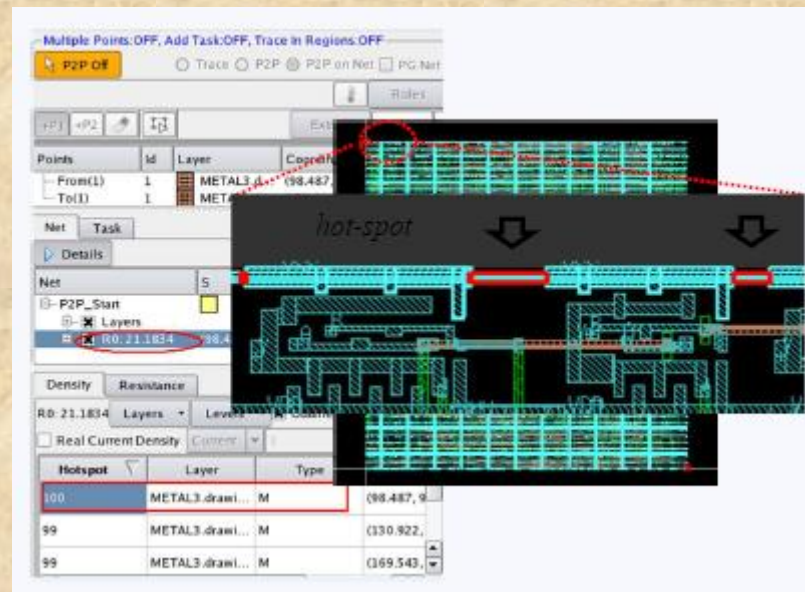
LVL (Layout vs. Layout)

[Skipper LVL<FLASHLVL>]

- 並列処理により、1TBを超える大規模レイアウト同士でも高速に相違点をチェックできます。これにより、世代間での修正箇所の確認や、同一性のチェックが容易になります。
 - 階層、セル、レイヤ、エリア等を柔軟に指定/除外可能
 - 直観的に結果をハイライト表示

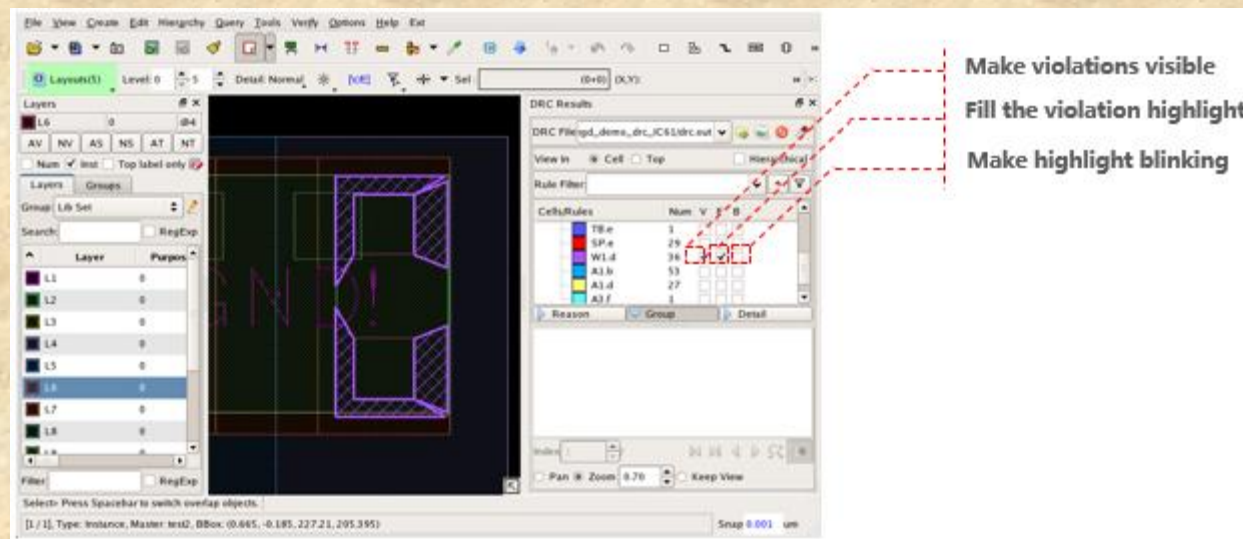


- ITFファイルを元に、同一ネット上のPoint-to-point抵抗値を抽出します。これにより、電流密度の高い箇所、抵抗値の大きい経路等の解析が可能となります。
- 1:1、1:N、N:1、M:N等の指定が可能
- 配線幅が狭い、ビアが少ない等の原因によるホットスポットを探索

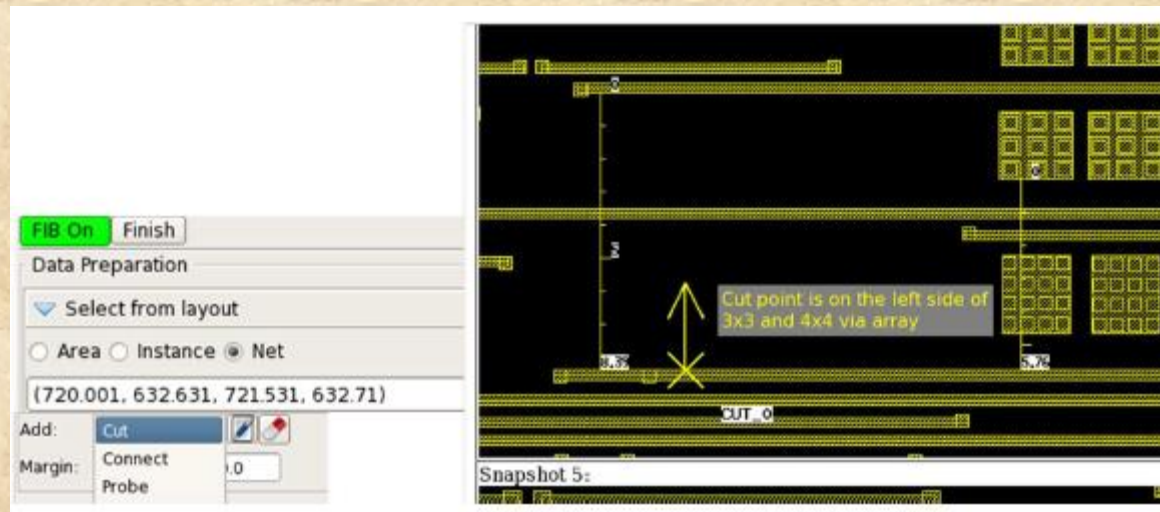


DRC結果表示

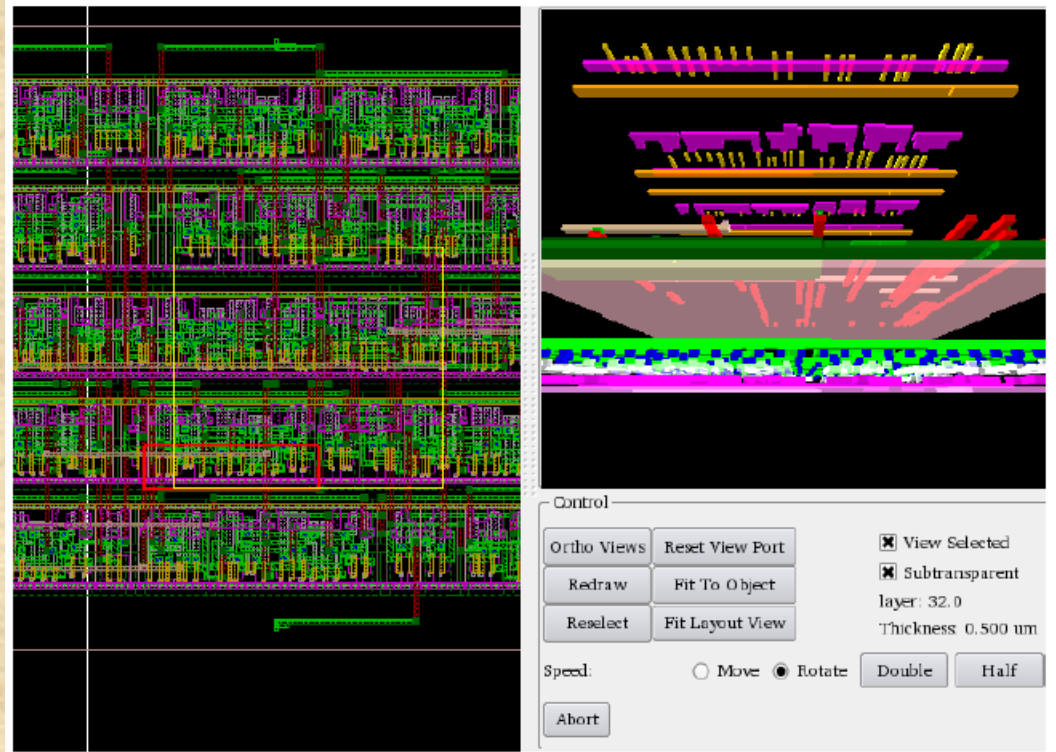
- 同じEmpyrean社のレイアウト検証ツールArgusだけでなく、Mentor社CalibreのDRC結果ファイルも表示可能です。これにより、レイアウト検証後のデバッグとして使用できます。
- DRC結果を自動で分類します。
- DRCエラーのデバッグが容易になります。



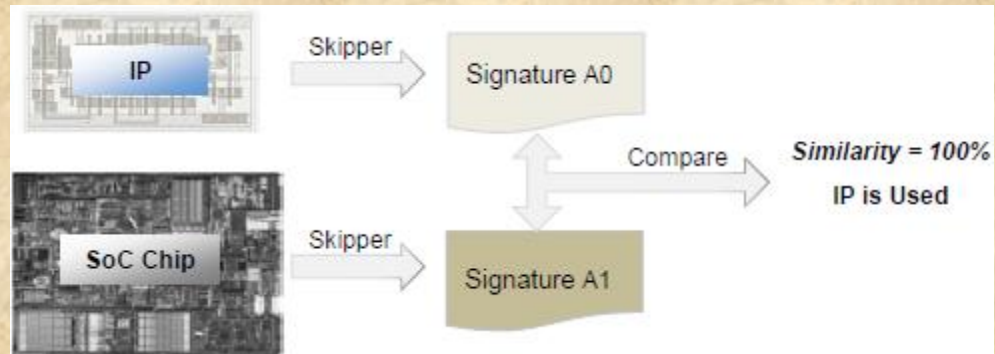
- FIB (Forcused Ion-Beam)装置を使用するための操作指示を作成できます。これにより、正確かつ効率的なチップ加工や観察を可能にします。
 - ネット/オブジェクト/インスタンスを選択してテンポラリセルに格納し、CUT/CONNECT/PROBE等の操作マーカを設定
 - 設定内容は、GDS、HTML、PDF等に保存



- レイアウト構造を3D表示できます。これにより、立体的なレイアウト構造の解析が可能になります。
 - 2D画面上で表示したいエリアを指定
 - 3D画面上でカーソルキーにより上下、左右を回転
 - 2D/3D画面間でクロスプローブ可能

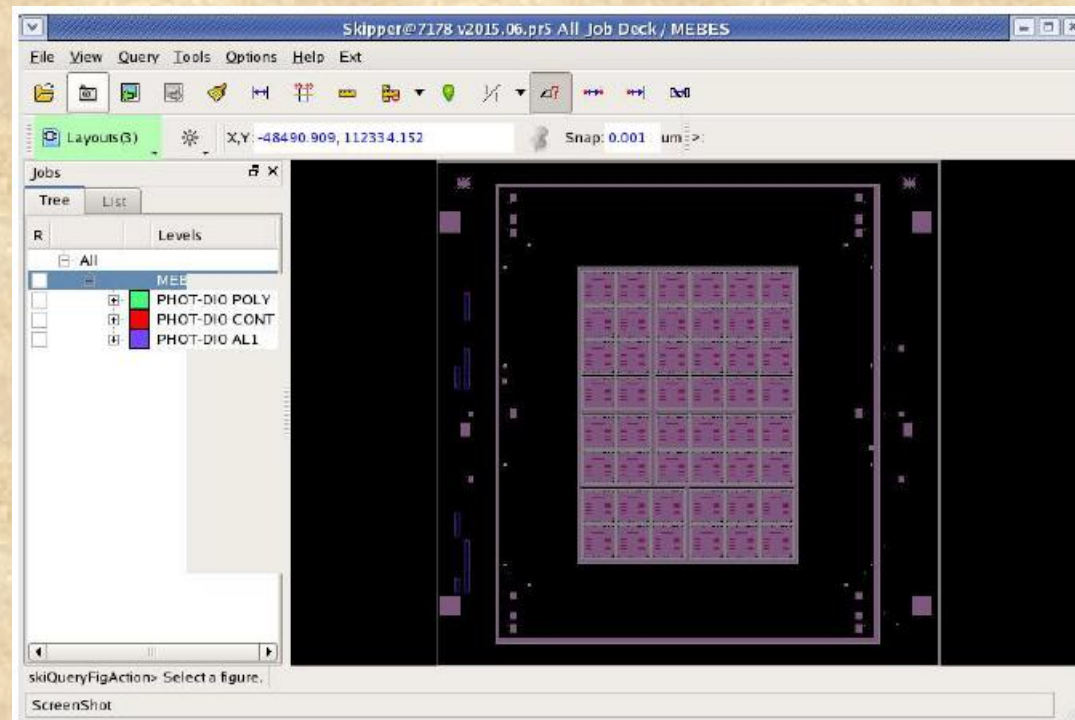


- レイアウトの図形情報を元に、独自のフィーチャコードを生成します。事前にIPのフィーチャコードを生成しておけば、他のレイアウトデータ内でそのIPが使用されているかどうかをチェックする事ができ、知的財産の保護につながります。



- コマンドによってレイアウトデータの中に任意の文字列を埋め込んだり、埋め込まれた文字列があるかどうかをチェックできます。

- MEBES形式のJob Deckファイルを表示可能です。これにより、フォトマスクデータの検証（JDV: Job Deck Viewing）が可能となります。



- 複雑なLVSルールなど無くても、レイアウトの各PADにESD保護素子がつながっているかどうかをチェックできます。これにより、ESD対策漏れを防ぐことができます。

- ❑ 1: No ESD protection cell is connected to these pad
- ❑ 2: No ESD protection cell is found in a range near VCC
- ❑ 3: The resistance through the ESD cell is larger than the specified threshold
- ❑ 4: There are good ESD protections between these pads

Total check 158 pads with 16 errors.

Threshold r1 = 1, r2 = 2.

Pad Name	Pad Position	Result	R1 Value	R2 Value	R1 + R2	Pin1 Position	Pin2 Position	Ring Name	ESD Cell Name	
rsource	(4975.195, 194.815)	No ESD								
thermda	(5320.56, 373.44)	No ESD								
thermdc	(5465.56, 457.14)	No ESD								
vcc	(2075.195, 194.815)	No ESD								
vcc	(2655.195, 194.815)	No ESD								
ab<4>	(280.07, 3446.635)	OK	0.454914	1.22645	(1.16323 + 0.0632134)	1.08136	(102.62, 3435.775)	(102.62, 3406.996)	vccp	pd_gtlesd_vert
		R1+R2 Failed	0.458789	1.85112	(1.01518 + 0.835939)	2.30991	(102.62, 3457.635)	(102.62, 3486.285)	vss	pd_gtlesd_vert
prochtd	(5320.56, 540.84)	OK	0.454114	1.33736	1.81168	(5497.725, 529.98)	(5497.725, 501.201)	vccp	pd_gtlesd_vert	
dpwrb	(5320.56, 708.24)	OK	0.454119	1.32908	1.7832	(5497.725, 697.38)	(5497.725, 668.601)	vccp	pd_gtlesd_vert	
bevo<3>	(5465.56, 624.54)	OK	0.426753	1.3651	1.79186	(5497.725, 613.68)	(5497.725, 584.901)	vccp	pd_gtlesd3_vert	
bclkb	(1806.78, 132.645)	OK	0.616798	0.650274	1.26707	(1797.31, 107.17)	(1767.265, 107.17)	vccp	pd_qtlesd	